



(2,000円)

特 許 願 望

昭和 48 年 5 月 11 日

特許庁長官 三宅 幸夫 殿

1. 発明の名称 **デジタル変換方式**
2. 発明者住所 神奈川県川崎市中原区上小田中1015番地
富士通株式会社内
氏名 **杉 岡 一** (他1名)
3. 特許出願人郵便番号 211
住 所 神奈川県川崎市中原区上小田中1015番地
(522) 名 称 **富士通株式会社**
代 理 者 **高 羅 芳 光**
4. 代理人 郵便番号 211
住 所 神奈川県川崎市中原区上小田中1015番地
富士通株式会社内
(6433) 氏 名 **弁護士 松 岡 宏 四 郎**
電話川崎(044)77-1111内線
5. 添附書類の目録
- | | |
|---------|-----|
| ① 明 細 書 | 1 通 |
| ② 図 面 | 1 通 |
| ③ 委 任 状 | 1 通 |

明 細 書

1. 発明の名称 **デジタル変換方式**

2. 特許請求の範囲

異なるデジタル信号形式の伝送路を収容した交換システムに於て、方路を選択接続するスイッチに信号形式を変換する変換装置をへちまき接続し、異なる伝送システム間の情報を交換接続するに際し、該変換装置により異なる伝送システムからの情報をデジタル信号形式のまま交換接続すべき目的の伝送システムの情報に交換することを特徴とするデジタル変換方式。

3. 発明の詳細な説明

本発明は異なる伝送システム間、例えば異なる圧伸則をもつPOM伝送システム相互間、または符号化、復号化形式のPOM伝送システム相互間を伝送される音声信号等を相互に交換する方式に関するものである。

従来より標準POM伝送システムと呼ばれるものは第1図にその概念図を示す如く発信電話機1からの入力音声はフィルタ2を通した後標準化回路

⑪特開昭 50-3204

⑬公開日 昭50.(1975) 1.14

⑭特願昭 48-52415

⑮出願日 昭48(1973) 5.11

審査請求 未請求

(全5頁)

庁内整理番号

⑯日本分類

6651 56

96(4)C122

6651 56

96(4)C1

6942 53

96(8)C0

7240 53

96(9)A0

5で標準化されそのあとアナログマルチプレクサ24で24通話路が時分割多重化される。

この段階のPAM波形は所定の圧伸則に従い圧縮回路5で圧縮され、さらに量子化符号化回路6で量子化符号化が行われ、同期回路7で同期をとって伝送路に送出される。このPOMパルス列は第2図に示すように1標準化周期(1/8kHz = 125μs)内に24通話路のパルスと1個の同期パルスが挿入され、各通話路は1個の信号用パルスと7個の音声符号化パルスで構成される。この通話路チャンネル内の信号用パルスと音声符号化パルスについては、種々のPOMシステムによりその時間位置等が異なるついている。

かように1標準化周期内に(1+7)×24+1=195個のPOMパルスは約2μs間隔にそり入された再生中継器8を経て、受信側に到達する。

受信側では、音声符号化パルスは復号化回路9、伸張回路10で復号、伸張し、アナログマルチプレクサ11により各通話路ごとに分配され、復調回路12、フィルタ2を介して着信電話機1へ

送られる。

かようなPOMシステムに於て、入力波形を一定の振幅の階段波形で近似する量子化過程では、小さな振巾に対しては、小さなステップで近似し、大きな振巾に対しては大きなステップで量子化することにより量子化雑音と入力信号の比を、小振巾から大振巾まで広い範囲で一定にできる。

かような圧伸器は第5図に示す如くダイオードの電圧、電流特性の非直線性を利用したもの等が考えられているが、圧縮器の場合、入力 X 、出力 Y の圧縮パラメータ M の値により、信号対雑音比特性が異なる。

故にPOMシステムの M の値により符号化されたデジタル音声信号は同じアナログ音声信号でも異なるパターンとなる。又、既に述べた如く、音声信号と同時にダイヤルパルス等の信号情報を送受する信号ビットについてもPOMシステムの種類により、その信号位置、又は、送受信チャネルへの挿入位置が異なる。

本発明は上記の如き異なる伝送システム間の通信

網される。

この各ビットは、1ビット分の直並列バッファレジスタ8PBに一担貯えられる。即ち、同一POM信号内では、バッファレジスタ8PBの上から順に各1ビットづつ貯えられ、24チャネル分貯えられた時点で、チャネルシフト用バッファレジスタ8PBに各POM信号とも同時に移す。そしてこのバッファレジスタ8PBからは、チャネル変換に応じた番線位置の内容が読み出される。

この読み出しは、BIT1~BIT8迄で同一位置で同時に行なわれる。

かように並列変換されたPOMパルスはハイウェイスイッチH8W内で出力として送出するルートを選択した後ハイウェイスイッチの出側で並列より直列に変換した後所定のPOM伝送システムに送出される。

かような交換システム内に第6図に示す如き、信号形式を変換する変換装置00Mを方路を選択し、接続するハイウェイスイッチにヘタ巻を接続し、

特開 昭50-3204(2)

を、交換システム内に交換装置を設置し、しかもその変換をデジタル形式のまま、元のアナログ音声信号に変換することなく行なうとする点に特徴がある。

即ち、かような、情報の交換動作を行なうシステムの送受信は第4図に示す如く、ごときものである。

図の左方のPOM伝送路より入力されるPOMパルスは複数POMシステムの単位で並列変換チャネルシフトスイッチ8P-088で192音声チャネルの並列POMパルスに変換され音声デジタル信号8ビット(信号ビットを含む)が同時に送受信路内で変換されるいわゆる並列POM交換形式は周知の技術である。

第5図は、上述の8P-088の動作を説明したもので8組のPOMシステムは192チャネルの並列POMパルスに変換される状態を示す。

即ち8組のPOM信号は、夫々入力IN1~IN8に入り、夫々のPOM信号は24チャネルに分割され、各チャネルにおいて更に各ビットに分

該変換装置00M内で異なるPOMシステム、図のPOM-A及びPOM-BシステムのPOMパルスパターンとの相互変換をデジタル形式のまま行なり。

即ち、POM-AとPOM-B相互間の通信を必要とするものはハイウェイスイッチH8Wより変換装置00Mを含むヘタ巻ルートを通して、相互の伝送システムの符号化POMパルスパターン又は信号ビット位置に変換して通信を行なり。具体的な変換方法の例としては第7図に示す如く異なるPOMシステム相互間には、前述の圧伸パラメータ M 、又は信号ビットの位置に一定の相関関係があり、POMシステムの性格により1義的に決まるものである。

即ち、これらに使用される変換方法は、夫々入線、出線共に予め定められている。そこで、呼対し、どのルートから来てどのルートへ出るのかを図示せざる共通制御装置で判別し、入と出において、同一変換方法であれば、変換装置00Mを介さない送受信路を設定し、変換方法が異なるつてお

特開 昭50-3204(3)

れば変換装置00M Vを介した通路端を設定する。
この変換すべきPOMシステムは並列POMパルス
の音声1チャンネル分(BIT1~BIT8)は、バッ
ファレジスタBRで一旦蓄積した後、メモリ番
地指定情報としてアドレスデコードADで解読し、
該メモリ番地指定情報により指定される変換テー
ブルメモリMの番地内には変換されるべき所定の
POMパルス列、音声1チャンネル分が格納されて
あり、この情報が該メモリ番地指定情報によつて
読出された後、リードゲートRG、バッファレジ
スタBRを介してハイウェイスイッチHSWを経
由して異なるPOMシステムに送出される。
上記は、並列POM交換であれば通路端のPOM
パルスがそのままアドレス情報として、デコード
され且つメモリ出力をそのまま通路端に送出でき
る。同、この変換テーブルメモリは変換すべき信
号形式に応じて設け、切り分け使用することによ
りあらゆる信号に対応できる。並列POM交換形
式でも通路端POMパルスを変換装置00M Vの
入出力部で並列、又は並列変換すれば良い。

かより異なる伝送システム、即ち音声チャンネル
内の符号化パルス、符号パルスのパルス内容又は、
時間位置の異なる伝送システム相互間の通信を一
次元のアナログ音声信号に戻すことなく、交換シ
ステムの通路端の一部として変換ルートを設定し
且つデジタルは、パタン変換として考えること
により極めて、拡張に富むネットワークが構成で
きる。
又、変換装置00M Vをハイウェイスイッチにハ
ッチを接続して共通化してあり、その有効利用が
はかれる。

4. 図面の簡単な説明

第1図は概略POM伝送システムの概念図、第
2図はPOMパルス列、第3図は圧伸縮の例、第
4図は交換システムの例、第5図は並列変換テ
ヤネルシフトスイッチの例、第6図は本発明の実
施例、第7図は変換装置の例を夫々示す。

図においてB P-C B Bは直並列変換チャネル
シフトスイッチ、H B Wはハイウェイスイッチ、
B P Bは直並列バッファレジスタ、O B B Bはテ

ヤンネルシフト用バッファレジスタ、00M Vは
変換装置、BRはバッファレジスタ、ADはアド
レスデコード、Mは変換テーブルメモリ、RGは
リードゲート、WGはライトゲートである。

代理人 弁理士 松岡 安 四 郎

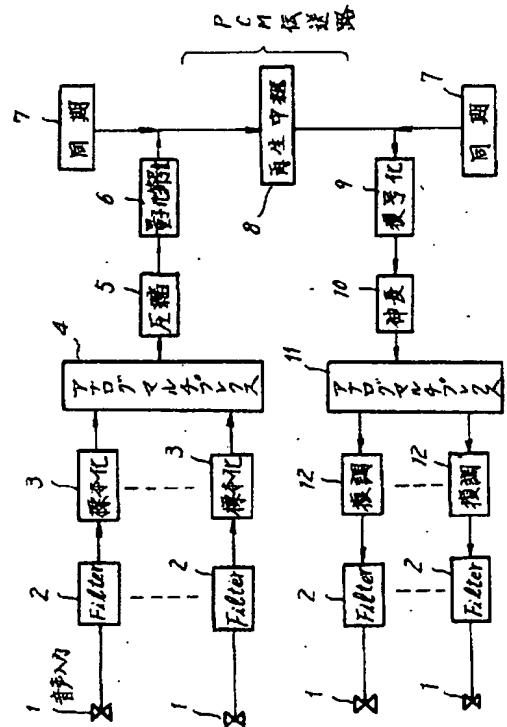


図 1

BEST AVAILABLE COPY

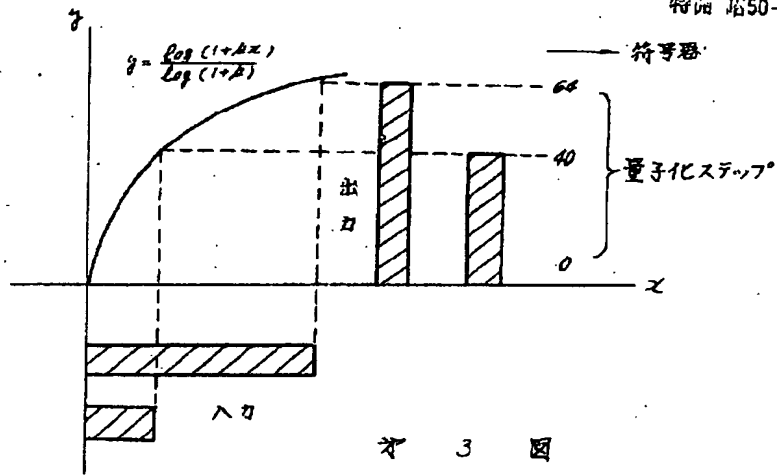


図 3

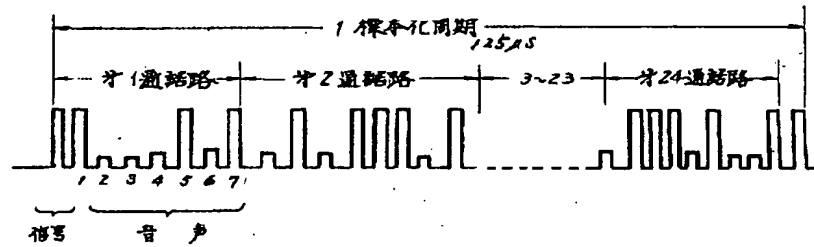


図 4

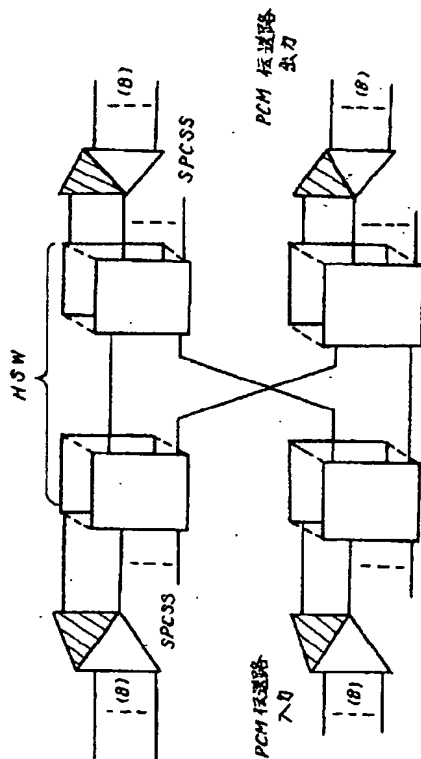


図 5

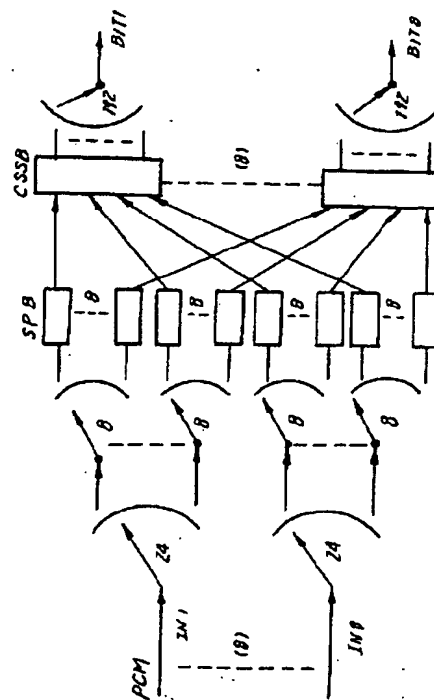


図 6

